

Patent Abstracts of Japan

PUBLICATION NUMBER : 01061958
PUBLICATION DATE : 08-03-89

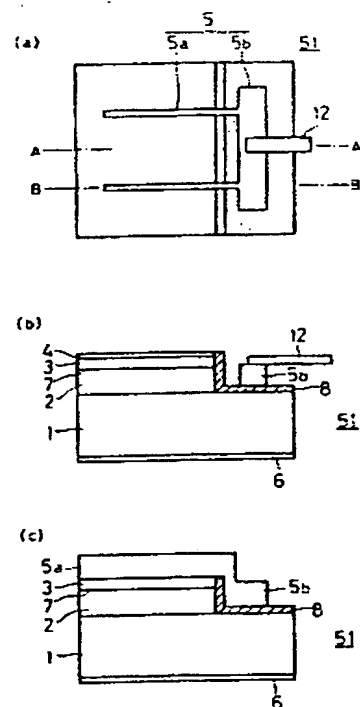
APPLICATION DATE : 02-09-87
APPLICATION NUMBER : 62219827

APPLICANT : MITSUBISHI ELECTRIC CORP;

INVENTOR : MITSUI KOTARO;

INT.CL. : H01L 31/04 H01L 21/60 H01L 29/44

TITLE : SEMICONDUCTOR DEVICE



ABSTRACT : PURPOSE: To prevent any cracks from occurring upon welding of an interconnector to a bus electrode, by providing a bonding paste part electrically insulated, to which external wirings of surface electrodes are connected, on an Si substrate.

CONSTITUTION: An n-type Si substrate 1 includes an n-type GaAs layer 2, a p-type GaAs layer 3, and an antireflection film 4 formed thereon, all those elements constituting a GaAs solar cell 51. The substrate 1 further includes a bus electrode (bonding pad part) 5b of a p-type electrode 5 provided thereon via an insulating layer 8. Connection between a grid electrode 5a disposed on the p-type GaAs layer 3 and the bus electrode 5b disposed on the n-type Si substrate 1 is assured by providing part of the grid electrode 5a on the n-type Si substrate 1. Thereupon, an insulating layer 8 electrically isolates the grid electrode 5a from an pn junction 7. Consequently no direct stress is applied on the p-type GaAs layer 3 upon welding of an interconnector 12, thereby preventing any crack from being produced in the p-type GaAs layer 3.

COPYRIGHT: (C)1989,JPO&Japio

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

昭64-61958

⑬ Int.Cl.⁴

H 01 L 31/04
21/60
29/44

識別記号

庁内整理番号

E-6851-5F
N-6918-5F
Z-7638-5F

⑭ 公開 昭和64年(1989)3月8日

審査請求 未請求 発明の数 1 (全5頁)

⑮ 発明の名称 半導体装置

⑯ 特 願 昭62-219827

⑰ 出 願 昭62(1987)9月2日

⑱ 発 明 者 三 井 興 太 郎 兵庫県伊丹市瑞原4丁目1番地 三菱電機株式会社エル・エス・アイ研究所内

⑲ 出 願 人 三菱電機株式会社 東京都千代田区丸の内2丁目2番3号

⑳ 代 理 人 弁理士 大岩 増雄 外2名

明 細 書

1. 発明の名称

半導体装置

2. 特許請求の範囲

(1) Si基板上に形成されたSi以外の材料よりなる半導体層を有し、前記半導体層中に少なくとも1つの機能が付加され、かつ前記Si基板の表面と前記半導体層上に表面電極および表面電極が設けられた半導体装置において、前記半導体層を前記Si基板上の一部に形成し、前記表面電極の外部への配線が接続されるボンディングパッド部を前記Si基板上の前記半導体層が形成されていない部分に前記Si基板と電気的に絶縁して形成したことを特徴とする半導体装置。

(2) Si基板とボンディングパッド部との電気的絶縁は、前記Si基板内に形成されたpn接合の逆方向耐圧によって保持されていることを特徴とする特許請求の範囲第(1)項記載の半導体装置。

3. 発明の詳述な説明

(産業上の利用分野)

この発明は、半導体装置に係り、特にSi基板上に、Si以外の半導体層を有する半導体装置の電極構造に関するものである。

(従来の技術)

第5図(a)、(b)は、例えばSi基板上に形成されたGaAs太陽電池の従来構造を示す図で、第5図(a)は平面図、第5図(b)は、第5図(a)におけるC-C線による断面図である。

第5図において、1はn形Si基板、2はn形GaAs層、3はp形GaAs層、4は反射防止膜、5はp形電極(表面電極)で、グリッド電極5a、バス電極5bからなり、グリッド電極5aは光電流を集める集電極の役割をなすものであり、また、バス電極5bは各グリッド電極5aに接続されていて、外部への配線が行われるボンディングパッド部となるものである。6はn形電極(表面電極)、7はpn接合である。このように構成されたGaAs太陽電池55においては、pn接合7で発生した光起電力がp形電極5、n形電極6を通して外部に取り出される。通常はこのような太陽電池

が数多く、直列あるいは並列に接続されて、いわゆるモジュールを形成し、大きな電力を得ている。数多くの太陽電池間の配線には、銅あるいはコパールなどの材質よりなるインタコネクタ12が用いられる。すなわち、インタコネクタ12がバス電極5b上にのせられてパラレルギャップ法により熔接され、直列接続の場合には隣接する太陽電池のn形電極6に、また、並列接続の場合には隣接する太陽電池のバス電極(p形電極)5bに、このインタコネクタ12がパラレルギャップ熔接される。

(発明が解決しようとする問題点)

従来のSi基板1上のGaAs太陽電池5は、以上のように構成されているので、インタコネクタ12をバス電極5b上に熔接する際、p形GaAs層3にクラックが発生するという問題点があった。すなわち、Si基板1上のp形GaAs層3は通常700℃程度の高温でエピタキシャル成長されるため、SiとGaAsの熱膨張係数の差によりp形GaAs層3内部にかなりの応力が残留して

いることになる。このようなp形GaAs層3に熔接時の機械的ストレスおよび熱的ストレスが加えられることにより、容易にクラックが発生してしまい、ひどい場合にはpn接合7がショット状態となり、全く太陽電池の機能を果さなくなるという問題点があった。

この発明は、上記のような問題点を解消するためになされたもので、インタコネクタのバス電極への熔接時におけるクラックの発生することのない半導体装置を得ることを目的とする。

(問題点を解決するための手段)

この発明に係る半導体装置は、半導体層をSi基板1の一部に形成し、表面電極の外部への配線が接続されるボンディングパッド部をSi基板1上の半導体層が形成されていない部分にSi基板と電気的に絶縁して形成したものである。

(作用)

この発明においては、表面電極の外部への配線が接続されるボンディングパッド部をSi基板1上に電気的に絶縁して設けたことから、インタコネ

クトを熔接する際の機械的、熱的ストレスはGaAs層に及ぶことなく、そのためGaAs層にクラック等が発生することはない。

(実施例)

以下、この発明の実施例を図面に基づいて説明する。

第1図(a)~(c)はこの発明の一実施例を示す図で、第1図(a)はSi基板1上のGaAs太陽電池の平面図、第1図(b)は、第1図(a)におけるA-A線による断面図、第1図(c)は、第1図(a)におけるB-B線による断面図である。

第1図において、n形Si基板1上にn形GaAs層2、p形GaAs層3、反射防止膜4が第5図と同様に形成され、GaAs太陽電池51を形成しているが、異なっている点はp形電極5のバス電極(ボンディングパッド部)5bが絶縁層8を介してn形Si基板1上に設けられていることである。この絶縁層8はn形Si基板1の裏面に設けられたn形電極6とp形電極5との短絡を防止している。

また、p形GaAs層3上に設けられているグリッド電極5aとn形Si基板1上に設けられたバス電極5bとの接続は、第1図(c)に示すように、グリッド電極5aの一部をn形Si基板1上に設けることによって可能となっている。この時、pn接合7とグリッド電極5aとは絶縁層8によって電気的に分離されている。また、反射防止膜4が絶縁体であればこの絶縁層8を兼ねることができ、この場合にはp形GaAs層3表面上に反射防止膜4を形成する際、同時にn形Si基板1上の絶縁をすることが可能になる。

この発明によるn形Si基板1上のGaAs太陽電池51においては、バス電極5bがn形Si基板1上に絶縁層8を介して形成されているため、インタコネクタ12の熔接時のストレスは直接p形GaAs層3に加えられることがなく、p形GaAs層3にクラックが発生することはない。

第2図はこの発明の他の実施例を示す断面図で、バス電極5bの一部の構成が異なるGaAs太陽電池52を示すものである。

すなわち、第2図に示すように、バス電極5bの一部がp形GaAs層3上にまで形成されている点が異なっている。しかしながら、インタコネクタ12は、n形Si基板1上に形成されているバス電極5b部分に接続され、この発明の効果を得ることができる。

この実施例では、細いグリッド電極5a、p形GaAs層3の段差部分をカバーしている第1図の実施例と比べ、幅広いバス電極5bにより前記段差部分のカバーをしているため、断線等の危険が低減されている。

第3図はこの発明のさらに他の実施例を示す図で、n形Si基板1とバス電極5bとの電気的絶縁をpn接合の逆耐圧によって行っているGaAs太陽電池53を示すものである。

第3図において、9は前記n形Si基板1に形成されたp形Si層、10はこのp形Si層9に形成されたn形Si層で、11は前記p形Si層9上に設けられた制御電極である。

この構成では、n形Si層10とp形Si層9

との界面にあるpn接合の逆耐圧によって電気的絶縁が行われているが、制御電極11への信号の切換えにより、この部分をショート状態にすることも可能であり、太陽電池にさらにもう1つの機能を加えられ、用途を広められるという利点がある。また、この実施例ではn/p/nという構成を用いたが、p/n/p/nという構成で上記絶縁を行うことももちろん可能である。

第4図はこの発明のさらに他の実施例を示す図である。この図は、n形Si基板1上のGaAsIC54の断面を示す。

n形Si基板1上にn形GaAs層2が形成されており、このn形GaAs層2内にIC回路部分13が形成され、n形GaAs層2と、外部回路への配線のためのインタコネクタ12が接続されるn形Si基板1表面とがほぼ同一平面内にあるように構成されている。この実施例では、n形GaAs層2表面からn形Si基板1表面への配線は段差部分を経ないで実施されているため、配線プロセスが容易になり、素子の信頼性が向上すると

いう利点がある。

なお、上記各実施例ではn形Si基板1上のGaAs太陽電池51～53およびGaAsIC54の場合について説明してきたが、n形Si基板1上に形成されたSi以外の材料からなる任意の半導体装置においても適用でき、同様の効果を奏する。

〔発明の効果〕

以上説明したように、この発明は、半導体層をSi基板上の一部に形成し、表面電極の外部への配線が接続されるボンディングパッド部をSi基板上の半導体層が形成されていない部分にSi基板と電気的に絶縁して形成したので、外部への配線を実施する際に、機械的ストレスおよび熱的ストレスが半導体層に加わることがなくなり、半導体層にクラック等が発生することがなく、半導体装置の性能、製造歩留まりが向上するという効果がある。

4. 図面の簡単な説明

第1図(a)～(c)はこの発明のGaAs太陽電池

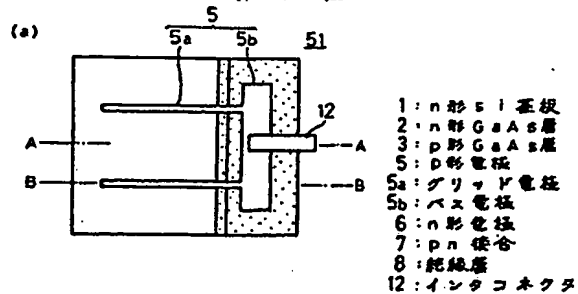
の一実施例を示す図で、第1図(a)は平面図、第1図(b)は、第1図(a)におけるA-A線による断面側面図、第1図(c)は、第1図(a)におけるB-B線による断面側面図、第2図～第4図はこの発明の他の実施例をそれぞれ示す断面側面図、第5図(a)、(b)は従来のGaAs太陽電池を示す図で、第5図(a)は平面図、第5図(b)は、第5図(a)におけるC-C線による断面側面図である。

図において、1はn形Si基板、2はn形GaAs層、3はp形GaAs層、5はp形電極、5aはグリッド電極、5bはバス電極、6はn形電極、7はpn接合、8は絶縁層、9はp形Si層、10はn形Si層、11は制御電極、12はインタコネクタである。

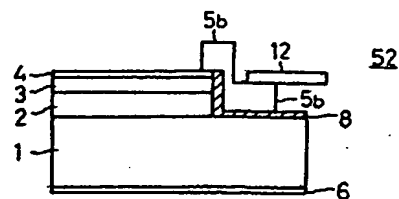
なお、各図中の同一符号は同一または相当部分を示す。

代理人 大 岩 増 雄 (外2名)

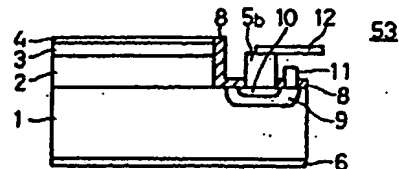
第 1 図



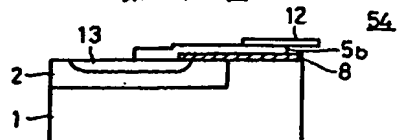
第 2 図



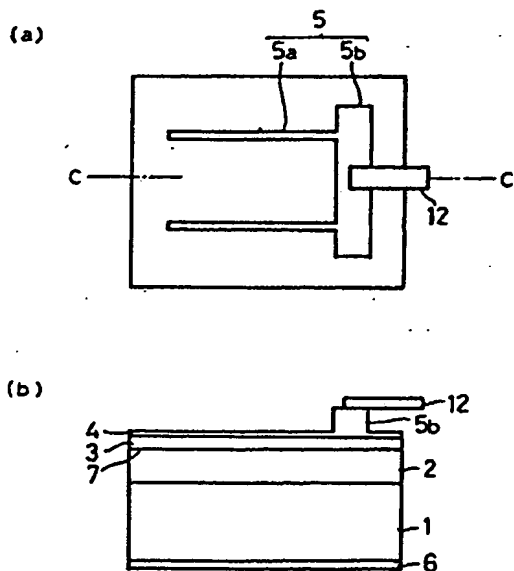
第 3 図



第 4 図



第 5 図



手続補正書 (自発)

昭和 83 年 9 月 12 日

特許庁長官殿

1. 事件の表示 特願昭 62-219827 号

2. 発明の名称 半導体装置

3. 補正をする者

事件との関係 特許出願人
住 所 東京都千代田区丸の内二丁目 2 番 3 号
名 称 (601) 三菱電機株式会社
代表者 志岐守哉

4. 代理人

住 所 東京都千代田区丸の内二丁目 2 番 3 号
三菱電機株式会社内
氏 名 (7375) 弁理士 大岩 増雄
(連絡先 03(213) 3421 特許部)

5. 補正の対象

明細書の特許請求の範囲の欄、発明の詳細な説明の欄、図面の簡単な説明の欄および図面

6. 補正の内容

(1) 明細書の特許請求の範囲を別紙のように補正する。

(2) 明細書第4頁13行、18行、第9頁10行の「表面電極」を、いずれも「電極」と補正する。

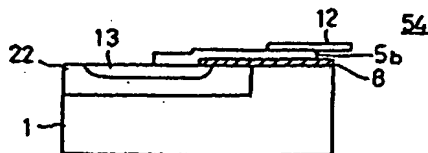
(3) 同じく第8頁12行、13行、14行、17～18行の「n形GaAs層2」を、いずれも「i形GaAs層22」と補正する。

(4) 同じく第10頁13～14行の「12はインタコネクタである。」を、「12はインタコネクタ、22はi形GaAs層である。」と補正する。

(5) 図面中、第4図および第5図(a)、(b)を別紙のように補正する。

以 上

第 4 図



22:i形GaAs層

第 5 図

